

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-250470

(43)Date of publication of application : 07.09.1992

(51)Int.Cl.

G03G 15/00

G03G 15/00

G05B 19/02

G06F 1/26

(21)Application number : 03-001425

(71)Applicant : CANON INC

(22)Date of filing : 10.01.1991

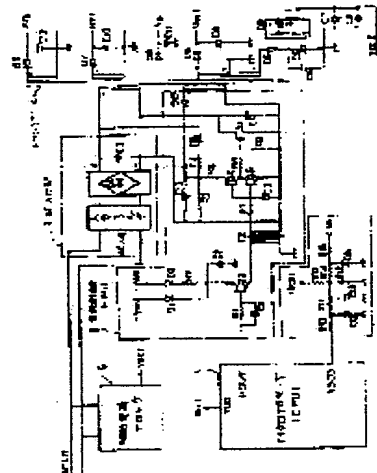
(72)Inventor : KITAHARA SATOHIKO

### (54) IMAGE FORMING DEVICE

#### (57)Abstract:

**PURPOSE:** To prevent a display unit from turning off and to prevent the malfunction of a CPU because an output pulse which controls a PWM is stopped for a certain time or pulse width becomes narrow in the case of changing control voltage according to the sequence of an equipment.

**CONSTITUTION:** The CPU (microprocessor) 1 feeds back the voltage  $V_s$  after rectification of a transformer T1 from a voltage detection part 5 so as to change the pulse width of pulse width modulating pulse output MOUT. A power source control driver 2 drives and controls the transformer T1 with this pulse. When an output load is lightened suddenly and the output voltage  $V_{cc3}$  is lowered, the output pulse MOUT of the CPU 1, which controls the pulse width, is stopped for a certain time or it becomes very narrow, which is affected to other followup output. In order to prevent it, the control is switched so that the present control voltage is temporarily made to be specified voltage being the middle of the present voltage and target voltage and changed to be original target voltage after the specified time elapses, thereby eliminating failure.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-250470

(43) 公開日 平成4年(1992)9月7日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 3 G 15/00	1 0 2	8004-2H		
	1 0 1	7635-2H		
G 0 5 B 19/02	T	9131-3H		
G 0 6 F 1/26		7832-5B	G 0 6 F 1/00	3 3 4 Z
審査請求 未請求 請求項の数2(全 8 頁)				

(21) 出願番号 特願平3-1425

(22) 出願日 平成3年(1991)1月10日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 北原 聡彦

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74) 代理人 弁理士 丹羽 宏之 (外1名)

(54) 【発明の名称】 画像形成装置

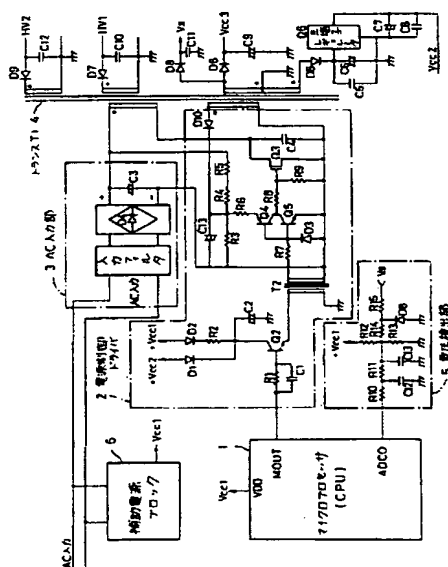
(57) 【要約】

【目的】 機器のシーケンスに従って現在の制御電圧を目的の制御電圧に変化させる場合、PWM制御の出力パルスがある時間停止したり、パルス幅が非常に狭くなり、表示器の点灯が消えたりするのを防止し、また、CPUの誤動作をなくする。

【構成】 機器のシーケンスに従って、現在の制御電圧を目的の制御電圧に変化させる場合に、所定の中間電圧設定値に一旦変化させてから目的の制御電圧に変化させる電圧変化手段を具備している。

【効果】 表示器の点灯が消えるのを防止し、またCPUの誤動作をなくす。

この発明の最も実施例である画像形成装置の構成図



(2)

特開平4-250470

1

## 【特許請求の範囲】

【請求項1】 シーケンス、プロセスのそれぞれの制御およびメモリ手段、CPU周辺のそれぞれの各種制御回路に供給する電源制御を同一制御チップ上で行い、かつ複数巻線を有し、機器の各部に高圧および低圧電源を供給し、この内の少なくとも一巻線の出力をフィードバックして電源制御を行ない、この出力の制御電圧を機器のシーケンスにより変化させて使用する電源を備えた画像形成装置であって、前記機器のシーケンスに従って、現在の制御電圧を目的の制御電圧に変化させる場合に、所定の中間電圧設定値に一旦変化させてから前記目的の制御電圧に変化させる電圧変化手段を具備して成ることを特徴とする画像形成装置。

【請求項2】 電圧変化手段は所定の電圧幅ごとに徐々に変化させることを特徴とする請求項1の画像形成装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は画像形成装置に関するものである。

【0002】

【従来の技術】 従来、複写機／プリンターの電源ユニット構成に於いては、例えば、電子写真プロセスのシーケンスを実現する為の各種制御回路に供給する電源と、電子写真プロセスを実現するための各種高圧電源や露光ランプ用電源等を同一のトランスをもとにして実現している製品があった。

【0003】 前記電源に於いては、例えば主制御を低圧電源の24V出力で行ない、これに追従した高圧出力や低圧出力が各巻線間に出力されており、各種追従巻線はシーケンスに従って、出力されて行くのであるが、この場合は、24V出力を主制御として動作しているために24Vの負荷が変動していくと、制御状態により追従巻線出力も変化してしまうので、精度を要する電源に対しては、それぞれ個別に設けた補助制御回路で出力が制御されている。また、電子写真プロセスを実現するための各種高圧出力を有しているため、コピーシーケンス以外のスタンバイ状態に於いては、主制御である24Vを所定の電圧まで低下させて、追従出力である高圧を低下させて、不用な高圧の発生を避けていたのが従来の状態であった。

【0004】

【発明が解決しようとする課題】 以上のように、従来例では画像形成のためのシーケンスがあり、このシーケンスに従って各種ソレノイドやDCモーターのオン／オフにより負荷条件が大きく変化していく、例えば複写機では、コピーシーケンスからコピー終了でスタンバイ状態へ移行する時に高圧出力を下げる意味で、主制御の24Vを所定の電圧に下げるように制御されるが、この時にこれ以外の追従巻線出力である別の追従巻線出力が前述

2

制御以上に落ちてしまう場合がある。

【0005】 これは、制御対象が24Vでありコピーシーケンスが終了した時点で、DCモータやソレノイドがオフとなり24V負荷が非常に軽くなり、24V系の放電量が少なくなり、この時点で、コピーシーケンスからスタンバイ状態へと移行して24Vの電源電圧を低下させているために、パルス幅制御（PWM制御）している出力パルスがある時間停止したりパルス幅が非常に狭くなる場合がある。

10 【0006】 この状態では例えば追従巻線出力+5Vであり、これを用いて表示器を点灯させるとパルスが停止している時に消えてしまったり、CPUがこの電源を利用していると誤動作したりする可能性があるという問題点があった。

【0007】 この発明は上記のような問題点を解消するためになされたものであり、機器のシーケンスに従って、現在の制御電圧を目的の制御電圧に変化させる場合、所定の中間電圧設定値に一旦変化させてから前記目的の制御電圧に変化させて、PWM制御している出力パルスがある時間停止したり、パルス幅が非常に狭くなり表示器の点灯が消えたりすることを防止し、またCPUが誤動作する可能性をなくすることを目的とする。

20 【0008】

【課題を解決するための手段】 このため、この発明の請求項1においては、シーケンス、プロセスのそれぞれの制御およびメモリ手段、CPU周辺のそれぞれの各種制御回路に供給する電源制御を同一制御チップ上で行い、かつ複数巻線を有し、機器の各部に高圧および低圧電源を供給し、この内の少なくとも一巻線の出力をフィードバックして電源制御を行ない、この出力の制御電圧を機器のシーケンスにより変化させて使用する電源を備えた画像形成装置であって、前記機器のシーケンスに従って、現在の制御電圧を目的の制御電圧に変化させる場合、所定の中間電圧設定値に一旦変化させてから前記目的の制御電圧に変化させる電圧変化手段を具備して成る画像形成装置により前記目的を達成しようとするものである。

30 【0009】 また、この発明の請求項2においては、電圧変化手段は所定の電圧幅ごとに徐々に変化させる請求項1の画像形成装置により前記目的を達成しようとするものである。

【0010】

【作用】 この発明の請求項1における画像形成装置は、電圧変化手段により、現在の制御電圧を所定の中間電圧設定値に一旦変化させてから目的の制御電圧に変化させる。

【0011】 また、この発明の請求項2における画像形成装置は、電圧変化手段により、現在の制御電圧を所定の電圧幅ごとに徐々に変化させてから目的の制御電圧に変化させる。

3

【0012】

【実施例】以下、この発明の4実施例について、図面に基いて説明する。以下の各実施例は複写機やプリンタ等の画像形成装置の電源制御回路についてのものである。

【0013】先ず、この発明の第1実施例について、図1ないし図4を用いて説明する。図1はこの発明の第1実施例である画像形成装置の構成図、図2は従来例の出力電圧波形(Vcc2, Vcc3)図、図3は第1実施例の出力電圧波形(Vcc2, Vcc3)図、図4は第1実施例の動作を制御するフローチャートである。

【0014】図1において、1はシーケンス制御、プロセス制御および各種の電源制御を行うマイクロプロセッサ、2は電源制御ドライバブロックであり、マイクロプロセッサ1のバース出力端子MOUTの出力を受けて、抵抗R1~R9、及びコンデンサC1, C2, C4, C13、ダイオードD1~D3, D10、トランジスタQ2, Q4, Q5、パワーMOSFET Q3、バラストランスT2のそれぞれから構成されている。3は商用波AC入力部であり、その内容は入力フィルタ部と整流部D4とで構成されている。4は各種電源を発生させているメイントランスT1を示し、メイントランスT1の一次側には、一端はAC入力部3を介して一次側電源が接続され、さらに他端は電源制御ドライバ2を介してパワーMOSFETで接続され、二次側にはこれに応じた出力が現われダイオードD7とコンデンサC10、ダイオードD8とコンデンサC11、ダイオードD6とコンデンサC9、コンデンサC5~C8とダイオードD5と三端子レギュレータQ6、コンデンサC12とダイオードD9などでそれぞれ整流回路を構成している。この整流後の各種電源は、プロセス制御に必要な帯電、現像、転写の各種高圧として各部に給電され、また各種の電気回路に給電する低圧電源に対応して各部に給電されている。

【0015】本電源の主制御としてはダイオードC11とダイオードD8とで構成される整流後電圧Vsを電源検出部5を介してマイクロプロセッサ1のアナログ入力端子ADC0に接続されている。電圧検出部5は、抵抗R10~R15とコンデンサC12, C13、ダイオードD8とで構成されておりマイクロプロセッサ1に可能なレベルに変換して更にフィルターされている。6は本回路を起動させるための補助電源ブロックである。ここでは、マイクロプロセッサ1、電源制御ドライバ2、電圧検出部5などの回路に起動用及び基準電源としてVcc1として接続される。

【0016】次に第1実施例の動作を図1を用いて説明する。この実施例の電源は、マイクロプロセッサ(以後CPUという)1で制御が行われる。CPU1では、前述のように図1に示されるトランスT1の整流後電圧Vsを電圧検出部5を介してマイクロプロセッサ1のアナ

(3)

特開平4-250470

4

ログ入力端子ADC0に接続されループ制御されている。また、CPU1内部では、アナログ入力端子ADC0へ入力された電圧はコンパレータへと入力されて、ここで基準電源となるD/A変換器の出力と比較されて、この比較結果はデジタル2値のハイ/ロー信号としてラッチされる、その後、パルス幅変調回路(PWM回路)に入力され、デジタル2値信号化されたコンパレータ結果より出力パルス幅を決定するためのカウンタ値をアップしたりダウンしたりして出力パルス幅を変化させている。

【0017】また出力パルス幅の変化は、前述のようにコンパレータでアップ、ダウンが決りこの際カウンタ値の変化は所定の内部クロックに同期して変化していく。

【0018】ここでは、比較基準電源としてのD/A変換器の出力値が同一チップ内のCPU側から制御可能となっており、実際にはPWM回路の制御値をこのD/A変換データを替換するだけで変化させる事が可能となっている。

【0019】次に電源投入時からの動作を追って説明していく。図1において、電源が投入されると、CPU1はまず補助電源ブロック6より電源供給を受け、CPUとしての動作が開始される。CPU1は動作を開始すると初期条件設定後、電源立上げシーケンスを実行して電源制御を行う。電源立上げはCPU1で行われ、パルス出力端子MOUTよりのパルスを抵抗R1、コンデンサC1、トランジスタQ2で構成される絶縁トランスT2のドライバを介して電源一次側に伝達されここで抵抗R3~R9、コンデンサC4とC13、トランジスタQ4とQ5、ダイオードD3とD10、パワーMOSFET Q3のそれぞれでトランスT1を駆動している。

【0020】又、起動時の電源供給には二次側ではVcc1で示される電源を補助電源ブロック6より受け電源立上がり後に、Vcc2で示されるトランスT1の整流後電圧を利用し、また一次側では立上り時はAC入力部3で整流された電圧を電源制御ドライバ2内の抵抗R3~R5で分圧して供給し、電源立上がり後はトランスT1の巻線電圧をダイオードD10とコンデンサC13とで整流して使用する。

【0021】このようにして駆動されているトランスT1は、ダイオードD9とコンデンサC12、ダイオードD7とコンデンサC10、ダイオードD8とコンデンサC11、ダイオードD6とコンデンサC9、コンデンサC5~C8とダイオードD5および三端子レギュレータQ6により、それぞれ整流回路を構成し高圧、低圧等各種電源を各部に給電している。

【0022】このように駆動されているトランスT1の整流後の各種電源は、前述のようにプロセス制御に必要な帯電、現像、転写の各種高圧として各部に給電され、また各種の電気回路に給電する低圧電源に対応して各部

5

に給電される。

【0023】この実施例では、ソレノイドや各種制御回路の電源Vcc3である24V電源を制御しているが、これはダイオードD6とコンデンサC9の整流後の電圧Vcc3に対応しており、通常電源スイッチが入りコピー動作がされていない場合は、本電源Vsの制御は24Vではなく、所定の電圧に下げられている。これは、トランスT14で複数の電源が作られており主制御が動作していると他の巻線にも制御に応じて巻数に対応した電圧が発生するためであり、高圧巻線に発生する不用な高圧電源を押えたり、他の電気回路の消費電流を押えたりしている。

【0024】次にコピーシーケンスへ移行した時について説明する。ユーザーがコピー開始キーを押すとコピーシーケンスが作動して、まず電圧Vsに対応するVcc3電源電圧を所定値(24V)に設定するよう動作する。そして各種高圧電源をプロセスごとに制御し、本回路で作られた主制御に対応した電圧を補助回路(図示せず)で微調整している。さらにコピーシーケンスを行うための光量制御やモーターやソレノイドやクラッチを駆動するためにCPU1の出力ポートの制御を行い、コピー動作を終了してユーザーの操作待ちのモードとなる。また、操作待ちの状態では、主制御の24V電源の電圧を下げて追従巻線の高圧出力を下げて信頼性を高めている。

【0025】次に第1実施例の制御について図1ないし図4を用いて説明する。図2に示すものは、従来の制御による出力電圧波形であり、図1に示す回路図の出力Vcc2および出力Vcc3の出力波形を示したものに相当するものである。

【0026】図1の回路図では、主制御をVcc3の出力電圧に対応した出力電圧Vsで行っており、前述のVcc2はこの出力に追従した出力であり、図1の第1実施例に於いては、出力をコンデンサC5、C6とダイオードD5で整流してその出力を三端子レギュレータQ6及びコンデンサC7、C8を介して出力されているものであるが、この時主制御である出力電圧Vcc3の電圧を下げた時に注目すると、図2ではVcc3を出力VaからVbへ変化させているがA点に於いて、CPU1が制御値を切換えて制御電圧はVbに向って制御されだす。しかしながら、この時にVcc2に於いて出力低下が発生して、機器に不具合が発生させる場合がある。

【0027】この不具合の発生は、制御対象がVcc3(24V)でありコピーシーケンスが終了した時点で、DCモータやソレノイドがオフとなりVcc3の負荷が非常に軽くなると同時に操作待ち状態へ移行する時にVcc3の制御電圧が下がりVcc3の放電量が少なくなりパルス幅制御(PWM制御)している出力パルスがある時間停止、あるいはパルス幅が非常に狭くなる場合があるためであり、コピーシーケンスから操作待ちの状態

(4)

6

特開平4-250470

へ移行する上で発生してしまう。

【0028】しかしこの時、Vcc2では負荷が接続され所定の電流が流れているため、PWM出力パルスが停止した時に停止する時間が長いとどうしてもコンデンサの容量だけでは電圧を保持しきれずに電圧低下が発生してしまう、そこで第1実施例では電圧切換手段A(図1)(詳細後述)で制御電圧VaからVbに制御を切換える場合に、制御電圧VaとVbの間に中間の電圧を設けてこの制御値に対してまず制御を行ない、そのあとに目的の電圧Vbへと制御値を切換えて行く。

【0029】図3は、出力Vcc3の電圧をVaから一旦Va1へと出力を切換え、さらに所定時間経過後に本来の目的電圧であるVbへと制御を切換えて行く状態を示している。これにより追従出力であるVcc2の出力電圧は低下する事なく、出力が保てる。この電圧切換手段Aでの電源変化シーケンスのフローチャートを図4に示す。

【0030】次に図4のフローチャートを用いて第1実施例の動作を説明する。図4において、メインルーチルから分岐して、ステップ4aで現在の制御電圧Vaを入力し、ステップ4bで次の目的制御電圧Vbを入力する。そして、ステップ4cで中間値の計算である、 $\Delta V = (Va - Vb) / 2$ と $Va1 = Va + \Delta V$ を行ない、ステップ4dで制御電圧Va1を電源制御レジスタに書き込む。そしてステップ4eで所定時間Ta待つ。

【0031】ついで、ステップ4fで制御電圧Vaを電源制御レジスタに書き込み、ステップ4gでメインのコピーシーケンスへ戻る。そしてメインルーチンに戻る。

【0032】以上のように、現在の電圧Vaから目的の電圧Vbへと可変する際に中間電圧を設定する事でPWMパルスの停止時間をなくすか、出力電圧が回路でのコンデンサで充分保持出来るまで少なくすることができ、また、この動作制御を図1の制御回路を利用して制御電圧をCPUのソフトでレジスタ等のデータ保持手段に書込むことで順次出力の可変を可能とし、かつ同一CPUで複写機、プリンターのシーケンス制御やプロセス制御をも行なっているため、各電源の制御を可変する場合もタイミング等の機械とのマッチングも容易にとれる等の利点がある。

【0033】次にこの発明の第2実施例について、図5のフローチャートを中心にして説明する。第2実施例においては現在の制御電圧Vaと次に変化させる目的電圧Vbに対して中間値を求めるだけではなく、電圧の差が所定の値になかった場合には、中間点を一点ではなく複数にする事でさらに精度の高い機能を実現しようとするものである。

【0034】第2実施例の構成は前記第1実施例と同様である。次に第2実施例の動作を説明する。図5のフローチャートにおいて、現在の電圧Vaを入力(ステップ5a)し、その電圧Vbを入力する(ステップ5b)。

(5)

特開平4-250470

7

そして、現在の電圧5aと次に可変する電圧5bから中間点を求めて(ステップ5c)、まず、その中間点へ制御を移して(ステップ5dYES)、次に目的の制御電圧Vbへと移行することで上述の機能が実現可能となる。

【0035】また、この時現在の制御電圧Vaから次に変化させる目的の電圧Vbの差が大きいと単に中間値を求めるだけでは、追従出力が低下してしまう場合があり上述した機能を実現することが不可能な場合がありうる。これを防止する為に電圧の差が所定の値になかった場合(ステップ5dNO)には、中間点を一点ではなく複数にする事で機能を実現させる事が可能となる(ステップ5e)。

【0036】次に第2実施例の別例について図6を用いて説明する。上記第2実施例においては、現在の電圧と次に可変する電圧から中間点をもとめてまず、その中間点へ制御をうつして、次に目的の制御電圧へと移行することで制御が行なわれているが、上記のように中間点を求めるのではなく、あらかじめ定められた時間間隔で、あらかじめ定められた電圧幅で制御を移して行き所定の電圧になるまで繰返す制御も可能である。この場合は、いちいち制御電圧をもとにして中間点を求めずに所定の時間と電圧ステップで制御を移して行く。このような制御で制御としてはこの方が容易である。図6はこの動作制御を示している。

【0037】図6において、現在の電圧Vaを入力し(ステップ6a)、次の目的電圧Vbを入力する(ステップ6b)。そして制御値(目的電圧)はVbか判定し(ステップ6c)、Vbであれば所定時間待ち(ステップ6d)、所定の $\Delta V$ を電圧Vaに加える(ステップ6e)。そして、制御電圧Vbを電源制御レジスタに書込み(ステップ6g)、メインのコピーシーケンスへ戻る(ステップ6h)。ステップ6cにおいて、制御値が目的電圧Vbでなかった場合は、所定の $\Delta V$ を加算(ステップ6f)してステップ6cに戻る。

【0038】以上説明した第2実施例およびその別例共に前記第1実施例と同様の作用と効果を奏することができる。

【0039】次にこの発明の第3実施例について図7を用いて説明する。第3実施例は、立ち下りのシーケンスに着目しての発明である。立ち上りのシーケンスを含めた電源の制御電圧を変化させる場合には、現在の電圧から目的の電圧に可変するのに中間電圧を取るようシーケンスを構成することで第3実施例の機能を利用した立ち上りのオーバーシュート防止機能も付加できる。通常、立ち上りのシーケンスに於いてもオーバーシュート防止のためにソフトスタートの手法が取られているのが一般的である、通常の電源等では、ソフトスタートで起動させるには、パルス幅を起動と同時に最大値にするのではなく、徐々に大きくしていくようにしているが、前

8

記図1の構成では、前述の実施例の様にソフトの設定値を変化させることで出力制御できることを利用して制御電圧を順次切換えることによるソフトスタート機能が可能である。

【0040】これを利用して前述の立ち上がり及び立ち下りの制御を共用出来る。具体的には、現状の制御値と次に変化させる制御値との中間値を求め一旦これから、計算で求めた値に制御値を変化させて、次に目的の制御電圧へと移行することで上述の機能が実現可能となる。

【0041】またこの時、現在の制御電圧から次に変化させる目的の電圧の差が大きいと単に中間値を求めるだけでは、上述した機能を実現することが不可能なために電圧の差が所定の値になかった場合には、中間点を一点ではなく複数にする事で機能を実現している。また立ち上りの制御と立ち下りの制御とで制御ステップを変化させることも可能である。図7に第3実施例の制御フロー例を示している。

【0042】次に第3実施例の動作制御を図7を用いて説明する。図7において、現在の電圧Vaを入力し(ステップ7a)、次の目的電圧Vbを入力する(ステップ7b)。そして立ち上りか立ち下りかを判定し(ステップ7c)、立ち上りであれば立ち上り時の所定の制御ステップで各ステップごとに制御を行なう(制御電圧 $Va + \Delta V$ を電源制御、レジスタに書込む)、そしてメインのコピーシーケンスへ戻る(ステップ7f)。前記ステップ7cで立ち下りであれば立ち下り時の所定の制御ステップで各ステップごとに制御を行なう(制御電圧 $Va - \Delta V$ を電源制御、レジスタに書込む)(ステップ7e)。そしてステップ7fに進む。

【0043】次にこの発明の第4実施例について図8を用いて説明する。前記各実施例においては、立ち上がりかあるいは、立ち下りかかのどちらか一方を利用しているが、この制御手法を利用して高圧保護のルーチンの機能を持たせることも可能と考えられる。

【0044】図8では高圧出力巻線の低圧側とグラウンド間の抵抗RHVを設けてこの抵抗値で検出された値をツエナーダイオードZD1およびコンデンサC16を入力保護としてダイオードD11、抵抗R16、コンデンサC14の保持回路を介して、CPU1のADC1のアナログ入力端子に入力して、CPU1でレベルの監視を行ない高圧がリークした状態などで抵抗RHVに過電流が流れた際にはMOUのPWMパルスを停止させて所定時間後に高圧出力を立上げるといった操作が必要となるが、この場合もADC1のアナログ入力端子のレベルが異常と判定された時に立ち下げルーチンを利用して、更に高圧を所定時間停止させるため所定時間MOUのPWMパルスを停止した後に立上げルーチンを利用して本来の制御へと復帰させるといったことも可能と考えらる。

【0045】

9

【発明の効果】以上説明したように、この発明の画像形成装置では、機器のシーケンスに従って、現在の制御電圧を目的の制御電圧に変化させる場合、所定の中間電圧設定値に一旦変化させてから前記目的の制御電圧に変化させる電圧変化手段により、PWM制御している出力パルスがある時間停止したり、パルス幅が非常に狭くなり、表示器の点灯が消えたりすることを防止し、CPUが誤動作する可能性をなくすることができる。

【図面の簡単な説明】

【図1】この発明の第1実施例である画像形成装置の構成図

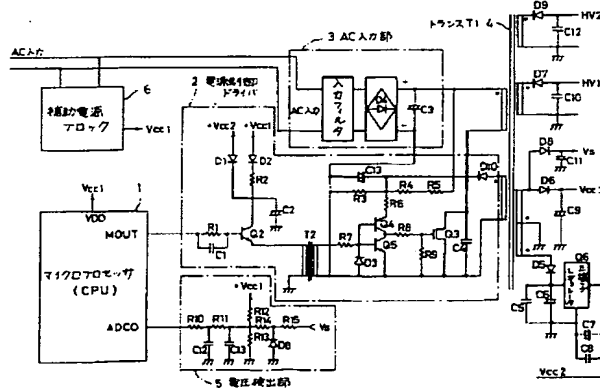
【図2】従来例の出力電圧波形図 (Vcc2, Vcc3)

【図3】第1実施例の出力電圧波形図 (Vcc2, Vcc3)

【図4】第1実施例の動作を制御するフローチャート

【図1】

この発明の第1実施例である画像形成装置の構成図



(6)

特開平4-250470

10

【図5】この発明の第2実施例の動作を制御するフローチャート

【図6】第2実施例の別例の動作を制御するフローチャート

【図7】この発明の第3実施例の動作を制御するフローチャート

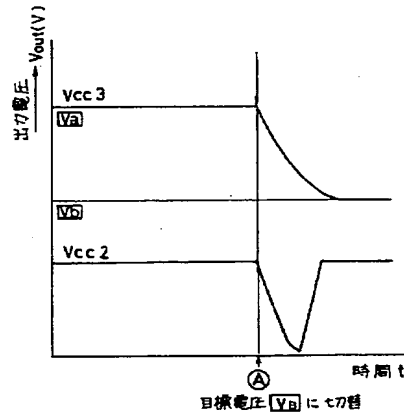
【図8】この発明の第4実施例の構成図

【符号の説明】

- 1 CPU
- 2 電源制御ドライバ
- 3 AC入力部
- 4 トランスT1
- 5 電圧検出部
- 6 補助電源ブロック

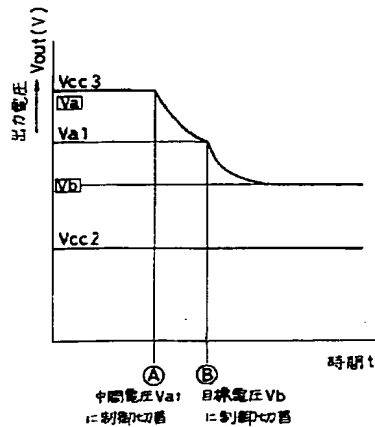
なお、図中同一符号は同一又は相当部分を示す。

【図2】



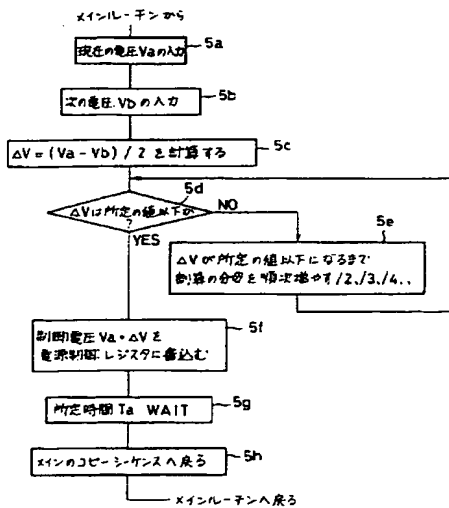
【図3】

第1実施例の出力電圧波形(Vcc2, Vcc3)



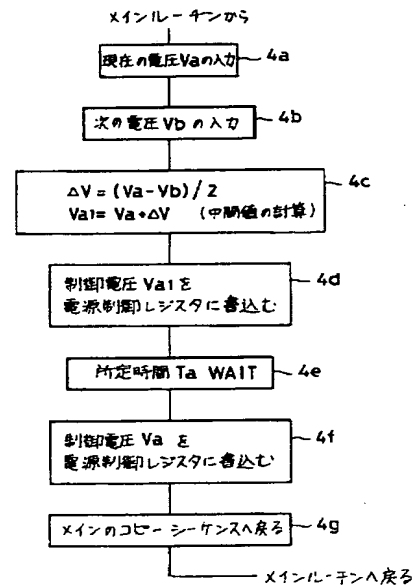
【図5】

この発明の第2実施例の動作を制御するフローチャート



【図4】

この発明の第1実施例の動作を制御するフローチャート



【図6】

第2実施例の別例の動作を制御するフローチャート

